

GALLIUM NITRIDE COMPOUND SEMICONDUCTOR CHIP

Patent Number: JP9172199
Publication date: 1997-06-30
Inventor(s): WATABE SHINICHI; TADATOMO KAZUYUKI
Applicant(s): MITSUBISHI CABLE IND LTD
Requested Patent: JP9172199
Application Number: JP19950349727 19951220
Priority Number(s):
IPC Classification: H01L33/00
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a gallium nitride group compound semiconductor chip excellent in productivity by laminating gallium nitride compound semiconductor layers on a substrate made of a high-melting point material having a melting point above a specific value through a buffer layer.

SOLUTION: Gallium nitride compound semiconductor layer 3 are formed on a substrate which is a glass substrate or a polycrystalline substrate made of a high-melting point material having a melting point above 1200 deg.C through a buffer layer 2. ZnO is used for the buffer layer 2. And, as for the gallium nitride compound semiconductor layers 3, an AlN layer is used for a buffer 3-1, an Si-doped GaN layer is used for an n-type clad layer 3-2, a Zn-doped InGaN layer is used for an active layer 3-3 and an Mg-doped GaN layer is used for a p-type clad layer 3-4 respectively. Thereby, optical characteristics and electric characteristics of a chip can be improved.

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-172199

(43) 公開日 平成9年(1997)6月30日

(51) Int.Cl.⁶

H 0 1 L 33/00

識別記号

庁内整理番号

F I

H 0 1 L 33/00

技術表示箇所

C

審査請求 未請求 請求項の数 3 F D (全 4 頁)

(21) 出願番号 特願平7-349727

(22) 出願日 平成7年(1995)12月20日

(71) 出願人 000003263

三菱電線工業株式会社

兵庫県尼崎市東向島西之町8番地

(72) 発明者 渡部 信一

兵庫県伊丹市池尻4丁目3番地 三菱電線
工業株式会社伊丹製作所内

(72) 発明者 只友 一行

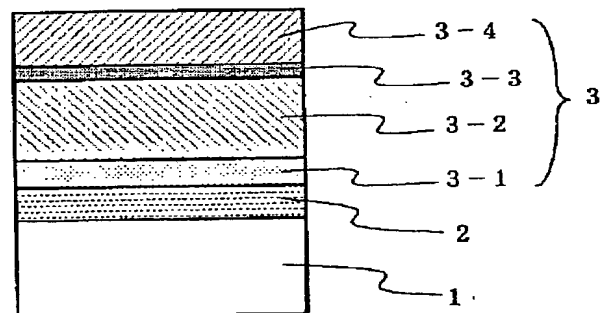
兵庫県伊丹市池尻4丁目3番地 三菱電線
工業株式会社伊丹製作所内

(54) 【発明の名称】 窒化ガリウム系化合物半導体素子

(57) 【要約】 (修正有)

【課題】 生産性に優れた窒化ガリウム系化合物半導体素子を提供する。

【解決手段】 ガラス基板または多結晶基板であって融点1200℃以上の高融点材料からなる基板1上にバッファ層2を介して窒化ガリウム系化合物半導体層3が積層されてなる窒化ガリウム系化合物半導体素子。



【特許請求の範囲】

【請求項1】 ガラス基板または多結晶基板であって融点1200℃以上の高融点材料からなる基板上にバッファ層を介して窒化ガリウム系化合物半導体層が積層されてなることを特徴とする窒化ガリウム系化合物半導体素子。

【請求項2】 上記バッファ層がII族元素の酸化物である請求項1記載の窒化ガリウム系化合物半導体素子。

【請求項3】 上記バッファ層がZnOである請求項1または請求項2記載の窒化ガリウム系化合物半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、生産性に優れた窒化ガリウム系化合物半導体素子に関するものである。

【0002】

【従来技術および発明が解決しようとする課題】現在、窒化ガリウム系化合物半導体素子は、発光素子、受光素子、電子デバイスとして用いられており、具体的には、LED、レーザー、トランジスタなどとして使用されつつある。

【0003】一般的に、上記の窒化ガリウム系化合物半導体素子は、基板の上に単結晶の半導体層が積層させてなるものである。従来、窒化ガリウム系化合物半導体素子は、素子の光学的特性および電気的特性の点から半導体層の結晶性を向上させるため、基板としてサファイア、炭化ケイ素等の単結晶を用いていた。しかし、これらは単結晶であるため製造条件が複雑であり、かつ、基板として使用できる厚さにまで単結晶を成長させるのに長時間を有し、生産性が悪いという問題があった。窒化ガリウム系化合物半導体素子は、基板の上に半導体層が積層させてなるものなので、基板の生産性の悪さは窒化ガリウム系化合物半導体素子の生産性にも影響する。

【0004】本発明は、生産性に優れた窒化ガリウム系化合物半導体素子を提供することを目的としたものである。

【0005】

【課題を解決するための手段】本発明は、ガラス基板または多結晶基板であって融点1200℃以上の高融点材料からなる基板上にバッファ層を介して窒化ガリウム系化合物半導体層が積層されてなることを特徴とする窒化ガリウム系化合物半導体素子によって、上記目的を達成するものである。また、上記バッファ層がII族元素の酸化物であることによって、素子の光学特性および電気特性を向上することができる。また、上記バッファ層がZnOであることによって、さらに素子の光学特性および電気特性を向上することができる。

【0006】本発明においては、単結晶基板よりも生産性に優れたものを用い、具体的には、ガラス基板または多結晶基板を用いる。また、本発明において基板上に積

層される窒化ガリウム系半導体層に用いられる材料は融点が高く、半導体層の結晶成長は1000℃程度の高温で行うことになるため、上記のガラス基板または多結晶基板は、融点が1200℃以上の高融点材料からなるものである。

【0007】本発明におけるガラス基板とはX線回折においてスペクトルピークを有しないものである。本発明に用いられるガラス基板の材料としては、融点が1200℃以上であれば特に制限はなく、例えば、100%二酸化ケイ素からなる石英ガラス、二酸化ケイ素を主成分として三酸化二ホウ素、酸化カルシウム、酸化アルミニウム等の酸化物を含むガラス、また、シリコン、窒化ガリウム等のアモルファス状態のものなどが挙げられる。上記ガラス基板の作製方法としては特に制限はなく、例えば、VAD法(Vapor-phase Axial Deposition)等が挙げられる。

【0008】また、本発明における多結晶基板は、例えば焼結法や再結晶法によって作成されるものであったり、例えばX線回折スペクトルにおいて複数の異なる結晶面からのピークを有するものであったり、例えばX線回折においてスペクトルピークの半値幅が0.5°以上であるものが挙げられる。本発明における多結晶基板としては、融点が1200℃以上の高融点材料からなるものであれば特に制限はなく、例えば、多結晶シリコン、多結晶アルミナ、多結晶マグネシア等が挙げられる。上記のガラス基板あるいは多結晶基板の厚さは特に制限はなく、通常100~500μm程度である。

【0009】本発明においては、単結晶基板を用いずにガラス基板および多結晶基板を用いるため、基板上に直接半導体層を積層させると窒化ガリウム系化合物半導体層の結晶性が著しく悪化する。よって、それを防止するために、本発明においては基板と半導体層との間にバッファ層を介する必要がある。該バッファ層は、結晶配向性の良い材料からなるものであり、具体的には、X線回折においてスペクトルピークの半値幅が0.5°以下のものである。本発明で用いるバッファ層の材料としては、結晶配向性に優れたII族元素の酸化物が好適である。II族元素の酸化物としては、例えば、BeO、MgO、CaO、ZnO、SrO、CdO、BaO、HgO等が挙げられ、上記II族元素の酸化物のなかでも、窒化ガリウム系化合物半導体と結晶構造が同じであり半導体層の結晶性の向上が望めるという点から特に、ZnO、BaO、HgOが好適に用いられる。本発明で用いるバッファ層の材料としては、上記の1種あるいは2種以上からなる化合物であってもよく、よって、本発明で用いるバッファ層の材料としては、上記3種類の酸化物からなる下式で示される化合物が特に好適である。組成比は、半導体層に用いられる材料に合わせて適宜設定すればよい。



(ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $x+y \leq 1$ である)

【0010】バッファ層の積層方法としては、特に制限はなく、例えば、スパッタリング、CVD法 (Chemical Vapor Deposition: 化学気相堆積法)、イオンクラスタービーム法、MOVPE法 (Metal Organic Vapor Phase Epitaxy: 有機金属気相エピタキシャル成長法)、HVPE法 (Hydride Vapor Phase Epitaxy: ハイドライド気相エピタキシャル成長法)、MBE法 (Molecular Beam Epitaxy: 分子線エピタキシャル成長法)、GS-MBE法 (ガスソースMBE成長法)、CBE (ケミカルビームエピタキシャル成長法) 等が挙げられ、生産性の点から特にスパッタリングによって積層させるのが好ましい。バッファ層の厚さは特に制限はないが、 $0.01 \sim 2 \mu\text{m}$ 程度が好ましく、バッファ層上に積層する半導体層の結晶性の点から特に、 $0.02 \sim 1.5 \mu\text{m}$ 程度が好適である。バッファ層の厚さが $0.01 \mu\text{m}$ 未満あるいは $2 \mu\text{m}$ を越えると半導体層の結晶性が低下する傾向にある。

【0011】また、本発明で用いる窒化ガリウム系化合物半導体層の材料としては、通常使用されるものであれば特に制限はなく、例えば、GaN系材料、AlGa_xN系材料、InGa_xN系材料、InGa_xAl_{1-x-y}N系材料等が挙げられる。また、窒化ガリウム系化合物半導体層の構造は、発光素子、受光素子、電子デバイスとして用いられる窒化ガリウム系化合物半導体素子を形成するものであれば特に制限はない。例えば、発光素子として用いられる窒化ガリウム系化合物半導体素子の半導体層の構造の一つに、ダブルヘテロ構造があるが、該ダブルヘテロ構造の半導体層は、通常、バッファ層、n型クラッド層、活性層、p型クラッド層からなるものである。

【0012】上記のダブルヘテロ構造において、各層は上記の中から適宜選んだ材料によって単結晶を成長させてなるものである。例えば、半導体層のバッファ層には、AlN、GaNなどを用いることができる。また、n型クラッド層およびp型クラッド層の材料は、活性層に用いられる材料によって決定されるが、Al_xGa_{1-x}N ($0 \leq x \leq 1$) で表されるAlGa_xN系材料、In_xGa_{1-x}N ($0 \leq x \leq 1$) で表されるInGa_xN系材料、In_xGa_yAl_{1-x-y}N ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$) で表されるInGaAlN系材料、GaNなどを用いることができる。活性層に用いられる材料は、作製する素子の発光波長によって決定され、In_xGa_{1-x}N ($0 \leq x \leq 1$) で表されるInGa_xN系材料、GaNなどを用いることができる。また、上記のn型クラッド層、活性層、p型クラッド層の各層には、伝導制御のため、または発光中心を設けるためにドーパントがドーピングされており、該ドーパントとし

ては、例えば、n型クラッド層にはSi、Geなどが、活性層にはZn、Cd、Siなどが、p型クラッド層には、Zn、Mg、Cd、Beなどが通常よく用いられている。なお、上記の各層の厚さは、通常、バッファ層が $0.01 \sim 0.1 \mu\text{m}$ 程度、n型クラッド層が $2 \sim 6 \mu\text{m}$ 程度、活性層が $0.001 \sim 0.1 \mu\text{m}$ 程度、p型クラッド層が $0.3 \sim 1.5 \mu\text{m}$ 程度である。

【0013】本発明において、上記の窒化ガリウム系化合物半導体層の積層方法としては、通常使用されるものであれば特に制限はなく、例えば、MOVPE法 (Metal Organic Vapor Phase Epitaxy: 有機金属気相エピタキシャル成長法)、HVPE法 (Hydride Vapor Phase Epitaxy: ハイドライド気相エピタキシャル成長法)、LPE法 (Liquid Phase Epitaxy: 液相エピタキシャル成長法)、MBE法 (Molecular Beam Epitaxy: 分子線エピタキシャル成長法)、GS-MBE法 (ガスソースMBE法)、CBE (ケミカルビームエピタキシャル成長法) 等が挙げられる。

【0014】本発明の窒化ガリウム系化合物半導体素子は、半導体層の構造を適宜設定することによって、発光素子、受光素子、電子デバイスとして使用できる。その用途としては、例えば、LED、レーザー、紫外線センサ、トランジスタなどが挙げられる。

【0015】

【発明の実施の形態】図1に本発明の一実施態様として、窒化ガリウム系化合物半導体素子の構造の一例を示す。図1の窒化ガリウム系化合物半導体素子の作製方法の一例を以下に説明する。なお、この例において、基板には石英ガラスを用い、バッファ層にはZnOを用い、窒化ガリウム系化合物半導体層は、バッファ層にはAlN層を、n型クラッド層にはSiドープしたGaN層を、活性層にはZnドープしたInGaN層を、p型クラッド層にはMgドープしたGaN層をそれぞれ用いることにする。

【0016】まず、VAD法によって、石英ガラス基板を作製した。次に、石英ガラス基板をスパッタ装置内に入れ、スパッタ材料にはZnOを用い、基板温度 300°C 、入射電力 150W 、圧力 3mmTorr の条件で、基板の上にZnOバッファ層を $0.1 \mu\text{m}$ の厚さで積層させた。その後、MOVPE法によって、上記バッファ層の上に窒化ガリウム系化合物半導体層を積層させた。詳しくは以下の通りである。まず、上記のZnOバッファ層を積層させた石英ガラス基板を成長室内に入れ、基板温度を 1050°C にし、10分間熱処理を行う。次に、基板温度を 500°C に降温し、トリメチルアルミニウムを 30cc/min の流量で、 NH_3 を 4l/min の流量でそれぞれ成長室内に流してAlNバッファ層を $0.3 \mu\text{m}$ 成長させる。次に基板温度を 1020°C に

昇温し、トリメチルガリウム (TMG) を 50 cc/min 、 NH_3 を 4 l/min 、 SiH_4 を 30 cc/min の流量でそれぞれ成長室内に流し、SiドープGaNのn型クラッド層を約 $3 \mu\text{m}$ 成長させる。続いて、基板温度を 700°C に降温し、トリメチルインジウムを 200 cc/min 、TMGを 40 cc/min 、 NH_3 を 4 l/min 、ジメチル亜鉛を 10 cc/min の流量でそれぞれ成長室内に流し、Znドープ $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ の活性層を $0.01 \mu\text{m}$ 成長させる。最後に基板温度を 1020°C に昇温し、TMGを 50 cc/min 、 NH_3 を 4 l/min 、ビスシクロペンタジエニルマグネシウムを 20 cc/min の流量でそれぞれ成長室内に流し、MgドープGaNのp型クラッド層を $0.8 \mu\text{m}$ 成長させた。

【0017】

【実施例】

(実施例1) 基板に石英ガラス (融点 1500°C) を用い、バッファ層にZnO (X線回折におけるスペクトルピークの半値幅 0.1°) を用い、上記と同様の条件にて作製した窒化ガリウム系化合物半導体素子の電気特性をキャリア濃度にて評価したところ、n型クラッド層のキャリア濃度は $1 \times 10^{18} \text{ cm}^{-3}$ であり、p型クラッド層のキャリア濃度は $1 \times 10^{17} \text{ cm}^{-3}$ であった。

(実施例2) 基板に焼結法によって作製した多結晶シリコン (融点 1420°C) を用いた以外は、上記と同様の条件にて作製した窒化ガリウム系化合物半導体素子の電

気特性をキャリア濃度にて評価したところ、n型クラッド層のキャリア濃度は $1 \times 10^{18} \text{ cm}^{-3}$ であり、p型クラッド層のキャリア濃度は $1 \times 10^{17} \text{ cm}^{-3}$ であった。

【0018】

【発明の効果】本発明の窒化ガリウム系化合物半導体素子は、ガラス基板または多結晶基板であって融点 1200°C 以上の高融点材料からなる基板の上にバッファ層を介して窒化ガリウム系化合物半導体層が積層されてなることによって、生産性に優れた窒化ガリウム系化合物半導体素子を得ることができる。また、上記バッファ層がII族元素の酸化物であることによって、素子の光学特性および電気特性を向上することができる。また、上記バッファ層がZnOであることによって、さらに素子の光学特性および電気特性を向上することができる。

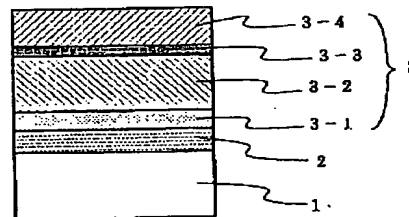
【図面の簡単な説明】

【図1】本発明の窒化ガリウム系化合物半導体素子の構造の一例である。

【符号の説明】

- 1：基板
- 2：バッファ層
- 3：窒化ガリウム系半導体層
- 3-1：バッファ層
- 3-2：n型クラッド層
- 3-3：活性層
- 3-4：p型クラッド層

【図1】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The gallium nitride system compound semiconductor element which is a glass substrate or a polycrystal substrate and is characterized by coming to carry out the laminating of the gallium nitride system compound semiconductor layer on the substrate which consists of a refractory material with a melting point of 1200 degrees C or more through a buffer layer.

[Claim 2] The gallium nitride system compound semiconductor element according to claim 1 whose above-mentioned buffer layer is the oxide of II group element.

[Claim 3] The gallium nitride system compound semiconductor element according to claim 1 or 2 whose above-mentioned buffer layer is ZnO.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the gallium nitride system compound semiconductor element excellent in productivity.

[0002]

[Description of the Prior Art] Current and a gallium nitride system compound semiconductor element are used as a light emitting device, a photo detector, and an electron device, and, specifically, are being used as LED, laser, a transistor, etc.

[0003] Generally, the semi-conductor layer of a single crystal comes to carry out the laminating of the above-mentioned gallium nitride system compound semiconductor element on a substrate. Conventionally, in order that a gallium nitride system compound semiconductor element might raise the crystallinity of a semi-conductor layer from the point of the optical property of a component, and electrical characteristics, single crystals, such as sapphire and silicon carbide, were used as a substrate. However, since they were single crystals, these had complicated manufacture conditions, and have long duration to grow up a single crystal even into the thickness which can be used as a substrate, and had the problem that productivity was bad. Since a semi-conductor layer comes to carry out the laminating of the gallium nitride system compound semiconductor element on a substrate, the badness of the productivity of a substrate also influences the productivity of a gallium nitride system compound semiconductor element.

[0004] This invention aims at offering the gallium nitride system compound semiconductor element excellent in productivity.

[0005]

[Means for Solving the Problem] This invention attains the above-mentioned purpose by the gallium nitride system compound semiconductor element which is a glass substrate or a polycrystal substrate and is characterized by coming to carry out the laminating of the gallium nitride system compound semiconductor layer on the substrate which consists of a refractory material with a melting point of 1200 degrees C or more through a buffer layer. Moreover, when the above-mentioned buffer layer is the oxide of II group element, the optical property and electrical property of a component can be improved. Moreover, when the above-mentioned buffer layer is ZnO, the optical property and electrical property of a component can be improved further.

[0006] Specifically in this invention, a glass substrate or a polycrystal substrate is used using what excelled the single crystal substrate in productivity. Moreover, the ingredient used for the gallium nitride system semi-conductor layer by which a laminating is carried out on a substrate in this invention has the high melting point, and since crystal growth of a semi-conductor layer will be performed at an about 1000-degree C elevated temperature, as for an above-mentioned glass substrate or an above-mentioned polycrystal substrate, the melting point consists of a refractory material 1200 degrees C or more.

[0007] The glass substrate in this invention does not have a spectrum peak in an X diffraction. As an ingredient of the glass substrate used for this invention, if the melting point is 1200 degrees C or more, the thing of amorphous conditions, such as quartz glass which especially a limit does not have, for example, consists of a silicon dioxide 100%, glass which contains oxides, such as 3 oxidation 2 boron, a calcium oxide, and an aluminum oxide, by using a silicon dioxide as a principal component and silicon, and gallium nitride, etc. will be mentioned. There is especially no limit as the production approach of the above-mentioned glass substrate, for example, a vacuum arc heating decarbonizing process (Vapor-phase Axial Deposition) etc. is mentioned.

[0008] Moreover, the polycrystal substrate in this invention is what is created by the sintering process or the recrystallizing method, it is what has a peak from the crystal face where plurality differs for example, in an X diffraction spectrum, or that whose spectrum full width at half maximum is 0.5 degrees or more is mentioned in an X diffraction. As a polycrystal substrate in this invention, if the melting point consists of a refractory material 1200 degrees C or more, there will be especially no limit, for example, polycrystalline silicon, a polycrystal alumina, a polycrystal magnesia, etc. will be mentioned. Especially a limit does not have the thickness of the above-mentioned glass substrate or a polycrystal substrate, and it is usually about 100-500 micrometers.

[0009] In this invention, in order to use a glass substrate and a polycrystal substrate, without using a single crystal substrate, if the laminating of the direct semi-conductor layer is carried out on a substrate, the crystallinity of a gallium nitride system compound semiconductor layer will get worse remarkably. Therefore, in order to prevent it, it is necessary to mind a buffer layer between a substrate and a semi-conductor layer in this invention. This buffer layer consists of a good ingredient of a crystal stacking tendency, and, specifically, the spectrum full width at half maximum is a thing 0.5 degrees or less in an X diffraction. As an ingredient of a buffer layer used by this invention, the oxide of II group element excellent in the crystal stacking tendency is suitable. As an oxide of II group element, BeO, MgO, CaO, ZnO, SrO, CdO, BaO, HgO, etc. are mentioned, and ZnO, BaO, and HgO are suitably used especially from the point that the crystal structure is the same as a gallium nitride system compound semiconductor, and crystalline improvement in a semi-conductor layer can be desired also in the oxide of the above-mentioned II group element, for example. As an ingredient of a buffer layer used by this invention, you may be the compound which consists of the one above-mentioned sort or two sorts or more, and especially the compound therefore shown by the bottom formula which consists of the three above-mentioned kinds of oxides as an ingredient of a buffer layer used by this invention is suitable. What is necessary is just to set up a presentation ratio suitably according to the ingredient used for a semi-conductor layer.

(BeO) X Y (ZnO)1(HgO)-X-Y (however, it is $0 \leq x \leq 1$, $0 \leq y \leq 1$, and $x+y \leq 1$)

[0010] There is especially no limit as the laminating approach of a buffer layer. For example, sputtering, A CVD method (Chemical Vapor Deposition: chemical-vapor-deposition method), the ion cluster beam method and MOVPE — law (Metal Organic Vapor Phase Epitaxy: organic metal vapor-phase-epitaxial-growth method) — The HVPE method (Hydride Vapor Phase Epitaxy: hydride vapor-phase-epitaxial-growth method), The MBE method (Molecular Beam Epitaxy: molecular beam epitaxy), It is desirable for the GS-MBE method (gas source MBE grown method), CBE (chemical beam epitaxial grown method), etc. to be mentioned, and to carry out a laminating by

sputtering especially from the point of productivity. Although especially a limit does not have buffer layer thickness, about 0.01–2 micrometers is desirable, and about 0.02–1.5 micrometers is suitable especially from the crystalline point of the semi-conductor layer which carries out a laminating on a buffer layer. When buffer layer thickness exceeds less than 0.01 micrometers or 2 micrometers, it is in the inclination for the crystallinity of a semi-conductor layer to fall.

[0011] Moreover, as an ingredient of a gallium nitride system compound semiconductor layer used by this invention, if usually used, there will be especially no limit, for example, a GaN system ingredient, an AlGaIn system ingredient, an InGaIn system ingredient, an InGaIn system ingredient, etc. will be mentioned. Moreover, if the structure of a gallium nitride system compound semiconductor layer forms a light emitting device, a photo detector, and the gallium nitride system compound semiconductor element used as an electron device, there will be especially no limit. For example, although double hetero structure is in one of the structures of the semi-conductor layer of the gallium nitride system compound semiconductor element used as a light emitting device, the semi-conductor layer of this double hetero structure usually consists of a buffer layer, n mold cladding layer, a barrier layer, and a p mold cladding layer.

[0012] Each class makes a single crystal come to grow up with the ingredient suitably chosen from the above in the above-mentioned double hetero structure. For example, AlN, GaN, etc. can be used for the buffer layer of a semi-conductor layer. Moreover, although the ingredient of n mold cladding layer and p mold cladding layer is determined by the ingredient used for a barrier layer. The AlGaIn system ingredient expressed with $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), The InGaIn system ingredient expressed with $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), the InGaIn system ingredient expressed with $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$), GaN, etc. can be used. The ingredient used for a barrier layer is determined by the luminescence wavelength of the component to produce, and the InGaIn system ingredient expressed with $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), GaN, etc. can be used for it. Moreover, in order [for conduction control] to establish an emission center, the dopant is doped by each class of the above-mentioned n mold cladding layer, a barrier layer, and p mold cladding layer, as this dopant, Si, germanium, etc. are used for n mold cladding layer, Zn, Mg, Cd, Be, etc. are usually good, and Zn, Cd, Si, etc. are used for p mold cladding layer at the barrier layer, for example. In addition, for about 0.01–0.1 micrometers and n mold cladding layer, about 2–6 micrometers and a barrier layer are [a buffer layer / about 0.001–0.1 micrometers and p mold cladding layer of the thickness of above-mentioned each class] usually about 0.3–1.5 micrometers.

[0013] In this invention as the laminating approach of the above-mentioned gallium nitride system compound semiconductor layer usually — if it is what is used — especially — a limit — there is nothing — for example, MOVPE — law (Metal Organic Vapor Phase Epitaxy: organic metal vapor-phase-epitaxial-growth method) — The HVPE method (Hydride Vapor Phase Epitaxy: hydride vapor-phase-epitaxial-growth method), The LPE method (Liquid Phase Epitaxy: liquid phase epitaxy), The MBE method (Molecular Beam Epitaxy: molecular beam epitaxy), the GS-MBE method (gas source MBE law), CBE (chemical beam epitaxial grown method), etc. are mentioned.

[0014] The gallium nitride system compound semiconductor element of this invention can be used as a light emitting device, a photo detector, and an electron device by setting up the structure of a semi-conductor layer suitably. As the application, LED, laser, a ultraviolet sensor, a transistor, etc. are mentioned, for example.

[0015]

[Embodiment of the Invention] An example of the structure of a gallium nitride system compound semiconductor element is shown in drawing 1 as one embodiment of this invention. An example of the production approach of the gallium nitride system compound semiconductor element of drawing 1 is explained below. In addition, in this example, a gallium nitride system compound semiconductor layer is made to use the GaN layer which carried out Mg dope of the InGaIn layer which carried out Zn dope of the GaN layer which carried out Si dope of the AlN layer to n mold cladding layer at the barrier layer at p mold cladding layer, respectively at a buffer layer at a buffer layer using ZnO, using quartz glass in a substrate.

[0016] First, the quartz-glass substrate was produced by the vacuum arc heating decarbonizing process. Next, the quartz-glass substrate was put in in the sputtering system, and the spatter ingredient was made to carry out the laminating of the ZnO buffer layer by the thickness of 0.1 micrometers on a substrate on condition that the substrate temperature of 300 degrees C, incidence power 150W, and pressure 3mmTorr using ZnO. Then, the laminating of the gallium nitride system compound semiconductor layer was carried out on the above-mentioned buffer layer by the MOVPE method. It is as [detailed] follows. First, the quartz-glass substrate to which the laminating of the above-mentioned ZnO buffer layer was carried out is put into the growth interior of a room, substrate temperature is made into 1050 degrees C, and heat treatment is performed for 10 minutes. Next, substrate temperature is lowered at 500 degrees C, and it is trimethylaluminum at the flow rate of 30 cc/min NH₃ It passes to the growth interior of a room by the flow rate of 4 l/min, respectively, and 0.3 micrometers of AlN buffer layers are grown up. Next, the temperature up of the substrate temperature is carried out to 1020 degrees C, and it is trimethylgallium (TMG) 50 cc/min and NH₃ 4 l/min and SiH₄ A sink and about 3 micrometers of n mold cladding layers of the Si dope GaN are grown up into the growth interior of a room by the flow rate of 30 cc/min, respectively. Then, substrate temperature is lowered at 700 degrees C, and they are 200 cc/min and TMG about trimethylindium 40 cc/min and NH₃ 4 l/min and dimethyl zinc grow up 0.01 micrometers of barrier layers of a sink and Zn dope In_{0.2}Ga_{0.8}N into the growth interior of a room by the flow rate of 10 cc/min, respectively. Finally the temperature up of the substrate temperature is carried out to 1020 degrees C, and it is TMG 50 cc/min and NH₃ 4l. / min, and bis(cyclopentadienyl) magnesium grew up a sink and 0.8 micrometers of p mold cladding layers of the Mg dope GaN into the growth interior of a room by the flow rate of 20 cc/min, respectively.

[0017]

[Example]

(Example 1) When carrier concentration estimated the electrical property of the gallium nitride system compound semiconductor element which used quartz glass (melting point of 1500 degrees C) for the substrate, used ZnO (spectrum full width at half maximum of 0.1 degrees in an X diffraction) for the buffer layer, and was produced on the same conditions as the above, the carrier concentration of n mold cladding layer was $1 \times 10^{18} \text{cm}^{-3}$, and the carrier concentration of p mold cladding layer was $1 \times 10^{17} \text{cm}^{-3}$.

(Example 2) When carrier concentration estimated the electrical property of the gallium nitride system compound semiconductor element produced on the same conditions as the above except having used for the substrate the polycrystalline silicon (melting point of 1420 degrees C) produced with the sintering process, the carrier concentration of n mold cladding layer was $1 \times 10^{18} \text{cm}^{-3}$, and the carrier concentration of p mold cladding layer was $1 \times 10^{17} \text{cm}^{-3}$.

[0018]

[Effect of the Invention] The gallium nitride system compound semiconductor element of this invention is a glass substrate or a polycrystal substrate, and can obtain the gallium nitride system compound semiconductor element excellent in productivity by coming to carry out the laminating of the gallium nitride system compound semiconductor layer on the substrate which consists of a refractory material with a melting point of 1200 degrees C or more through a buffer layer. Moreover, when the above-mentioned buffer layer is the oxide of II group element, the optical property and electrical property of a component can be improved. Moreover, when the above-

2004/05/19

mentioned buffer layer is ZnO, the optical property and electrical property of a component can be improved further.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is an example of the structure of the gallium nitride system compound semiconductor element of this invention.

[Description of Notations]

- 1: Substrate
 - 2: Buffer layer
 - 3: Gallium nitride system semi-conductor layer
 - 3-1: Buffer layer
 - 3-2: n mold cladding layer
 - 3-3: Barrier layer
 - 3-4: p mold cladding layer
-

[Translation done.]

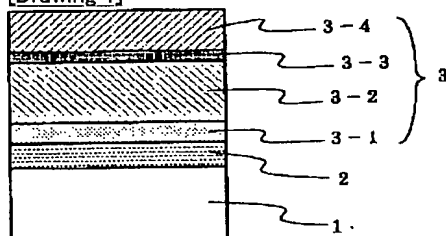
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



[Translation done.]